

TI 製 DSP スタータキット(DSK)対応

DSK 拡張 アナログインターフェース

4 チャンネル同時変換 16 ビットA/D変換 500KHz サンプリング

4 チャンネル同時変換 16 ビットD/A 変換 500KHz サンプリング

TMS320C6713DSK

TMS320C6416DSK

TMS320C5510DSK

TMS320C5416DSK

対応製品

ハードウェア テクニカル・マニュアル

1. D S P 多チャンネルアナログ入出力拡張ボードの概要

TMS320C6713/6416T/5510/5416DSK 対応アナログ拡張インターフェースは、T I 製スタータキット（以下 D S K と称します）に接続して、高精度な多チャンネルデジタル信号処理技術の研究、高機能な D S P アプリケーションの開発、機器組み込みなど幅広くご利用いただけます。

2. 対応 DSK と当社型名

2.1 A/D 変換拡張インターフェース（以下 DSKxxxxIF/AI2 と称します）

DSK 型名	TMS320C6713DSK	TMS320C6416TDSK	TMS320C5510DSK	TMS320C5416DSK
当社型名	DSK6713IF/AI2	DSK6416TIF/AI2	DSK5510IF/AI2	DSK5416IF/AI2

2.2 D/A 変換拡張インターフェース（以下 DSKxxxxIF/AO2 と称します）

DSK 型名	TMS320C6713DSK	TMS320C6416TDSK	TMS320C5510DSK	TMS320C5416DSK
当社型名	DSK6713IF/AO2	DSK6416TIF/AO2	DSK5510IF/AO2	DSK5416IF/AO2

3. 特長

3.1 DSKxxxxIF/AI2

多チャンネル同時変換アナログ入力

DSKxxxxIF/AI2 は 4 チャンネルのアナログ信号入力が可能です。入力信号は 16 ビット A/D コンバータで同時変換され、全チャンネル同位相でのアナログデータの取得できます。最高サンプリング周波数は 500KHz です。

また別売の DSKxxxxIF/AO2 との組み合わせで高速リアルタイムサーボ制御が実現できます。

マスター/スレーブ方式

マスターボード内のサンプリングクロック又はマスターボード入力の外部サンプリングクロックによりスレーブボードがサンプリングされるためスタッキングで最高 8 枚（32 チャンネル）まで同時変換が可能です。

サンプリングクロック制御機能

プログラムから変換を行うポーリング方式やクロックに同期して周期的な変換を行うことができます。ボード上のサンプリングクロックジェネレータまたは外部クロック信号の選択はボード上のディップスイッチがプログラムによりレジスタの設定で行うことが可能です。

外部割り込み及びデジタル入出力機能

外部割り込み及び TTL レベルのデジタル入力 16 回路、デジタル出力 16 回路を備えています。

2 種類の設定方法

主要なパラメータの設定はボード上のディップスイッチでも行うことができるため、プログラムによる、設定レジスタへの煩雑な設定をする必要がありません。簡単なシステム、テストプログラムに最適です。また高機能な動作設定はプログラムから設定レジスタを介して行うことで、高度なシステムへの利用も可能です。

ユーザスイッチとモニタ LED

デバックに便利な、ユーザスイッチ 8 回路とモニタ LED 8 回路を搭載しております。

入出力ケーブル、ターミナルボードを付属

外部との接続に便利な入出力ケーブル、ターミナルボードを付属しているため、ご購入後すぐにプログラム作業が行えます。

サンプルプログラム付属

各種入出力処理のサンプルプログラムを付属しているため、ユ-ザプログラムを追加することで安易に各種のユーザアプリケーションが実現できます。

3.2 DSKxxxxIF/AO2

多チャンネル同時変換アナログ出力

DSKxxxxIF/AO2 は 4 チャンネルのアナログ信号出力が可能です。出力信号は 16 ビット D/A コンバータで同時変換され、全チャンネル同位相でのアナログ出力が行えます。最高サンプリング周波数は 500KHz です。

また別売の DSKxxxxIF/AI2 との組合せで高速リアルタイムサーボ制御が実現できます。

マスター/スレーブ方式

マスターボード内のサンプリングクロック又はマスターボード入力の外部サンプリングクロックによりスレーブボードがサンプリングされるためスタッキングで最高 8 枚(32 チャンネル)まで同時変換が可能です。

サンプリングクロック制御機能

プログラムから変換を行うポーリング方式やクロックに同期して周期的な変換を行うことができます。ボード上のサンプリングクロックジェネレータまたは外部クロック信号の選択はボード上のディップスイッチかプログラムによりレジスタの設定で行うことが可能です。

外部割り込み及びデジタル入出力機能

外部割り込み及び TTL レベルのデジタル入力 16 回路、デジタル出力 16 回路を備えております。

2 種類の設定方法

主要なパラメータの設定はボード上のディップスイッチでも行うことができるため、プログラムによる、設定レジスタへの煩雑な設定をする必要がありません。簡単なシステム、テストプログラムに最適です。また高機能な動作設定はプログラムから設定レジスタを介して行うことで、高度なシステムへの利用も可能です。

ユーザスイッチとモニタ LED

デバックに便利な、ユーザスイッチ 8 回路とモニタ LED8 回路を搭載しております。

入出力ケーブル、ターミナルボードを付属

外部との接続に便利な入出力ケーブル、ターミナルボードを付属しているため、ご購入後すぐにプログラム作業が行えます。

サンプルプログラム付属

各種入出力処理のサンプルプログラムを付属しているため、ユ-ザプログラムを追加することで安易に各種のユーザアプリケーションが実現できます。

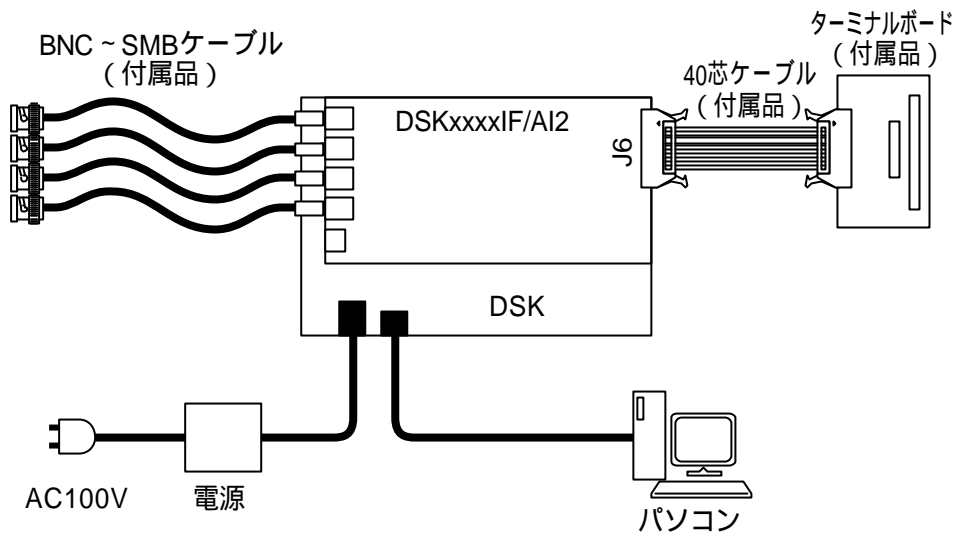
4.用途

- ・ デジタルサーボ ・ デジタル信号処理 ・ 適応信号処理 ・ 振動解析 ・ 電力ライン監視
- ・ スペクトル分析 ・ 生体信号処理 ・ 多入出力システム ・ 機器組み込みなど

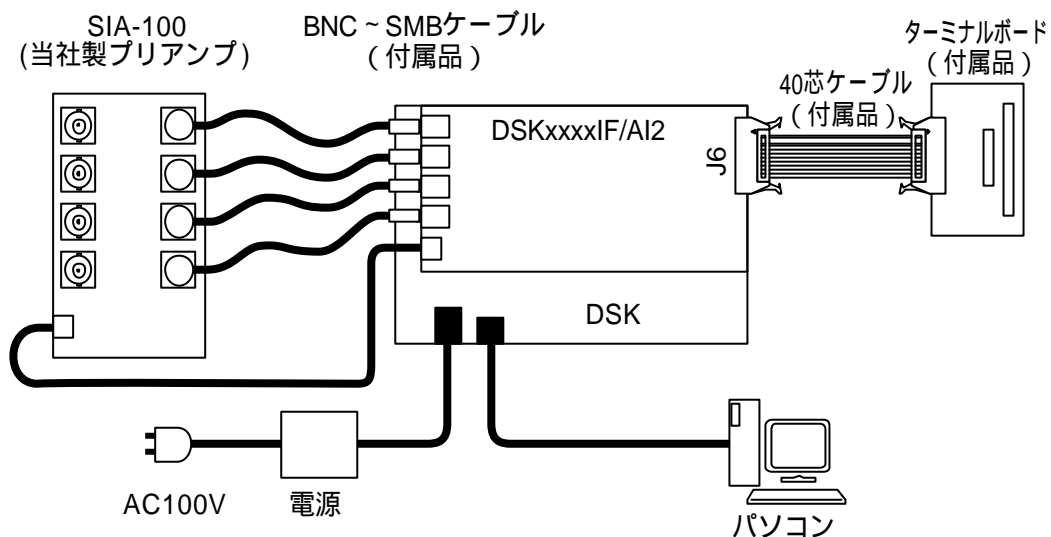
5.全体構成図

5.1 DSKxxxxIF/AI2

(1) 付属ケーブルで外部機器と直接接続する場合



(2) 当社製品 SIA-100 と接続する場合



当社の製品 SIA-100 は DSKxxxxIF/AI2 と外部機器とのレベルマッチングを目的に開発された製品で入出力 4CH が用意されており、チャンネル毎に一次アンチエリアシング・フィルタが搭載されています。

またチャンネル毎に信号レベル及びオフセット調整ができるため外部機器からの信号レベルのバラツキやオフセットのバラツキなどの調整が可能です。

SIA-100 の詳細に付きましては 16.1 項「関連製品 1」を参照してください。

ご購入時御指定いただければ、ユーザの用途に応じ**信号レベルの設定とカットオフ周波数の設定**を行い納品することができます。ご注文時ご指定してください。

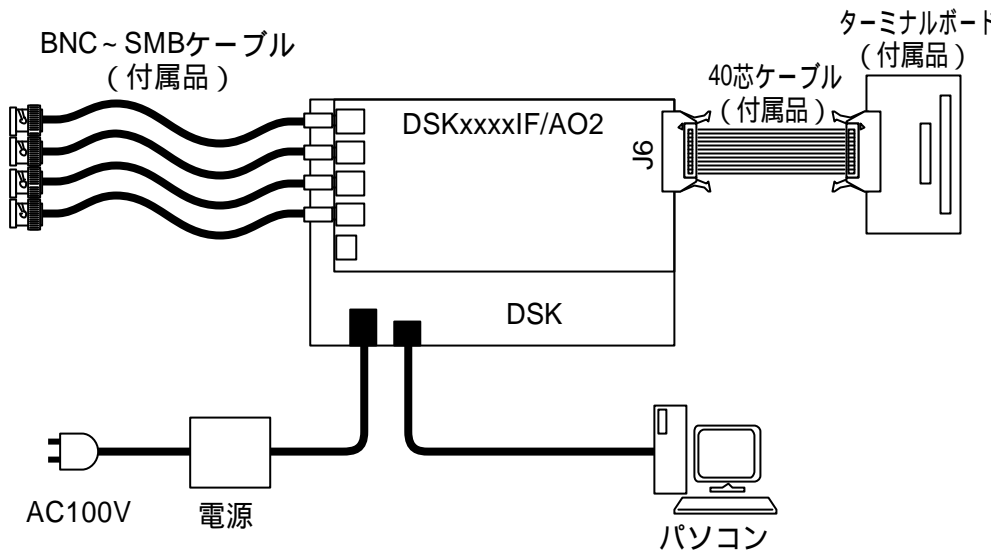
DSKxxxxIF/AI2 で高性能なデータ処理を行う場合 DSK 付属の AC アダプタより**別電源が望ましい**ため当社ではオプションでケーブル付き電源が用意できますのでご利用ください。

当社では上記構成と DSKxxxxIF/AI2・AO2 シリーズ及び DSK をオプションで電源付き収納ケースに収納し納品できますのでご利用ください。

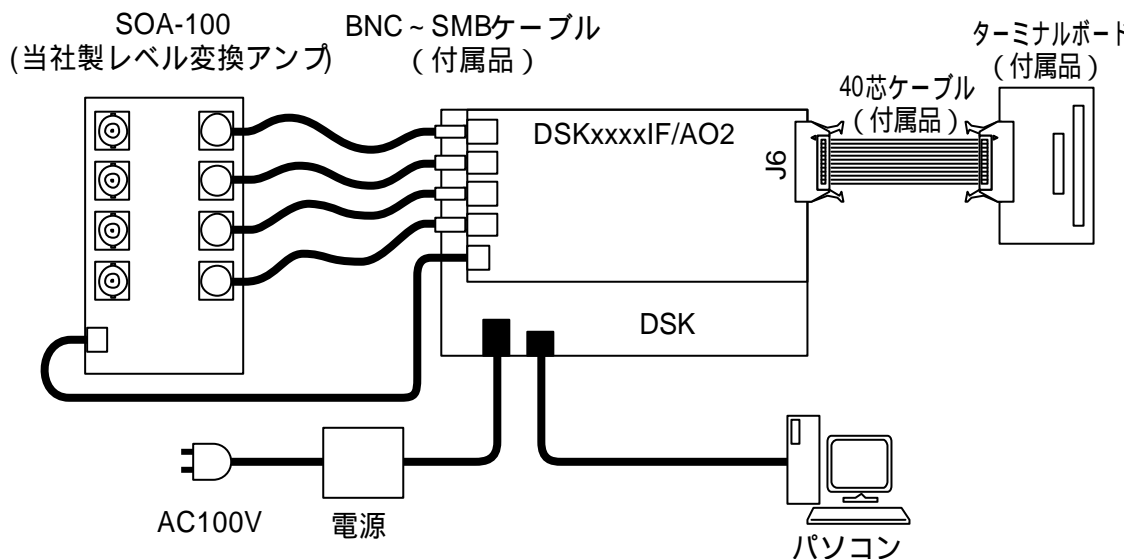
電源付き収納ケース収納の詳細は 17 項「関連製品 2」を参照してください。

5.2 DSKxxxxIF/AO2

(1) 付属ケーブルで外部機器と直接接続する場合



(2) 当社製品 SIO-100 と接続する場合



当社の製品 SIO-100 は DSKxxxxIF/AO2 と外部機器とのレベルマッチングを目的に開発された製品で入出力 4CH が用意されており、チャンネル毎に一次スムージング・フィルタが搭載されています。

またチャンネル毎にレベル及びオフセット調整ができるため外部機器との信号レベルのバラツキやオフセットのバラツキなどの調整が可能です。

SOA-100 の詳細につきましては 16.2 項「関連製品 1」を参照してください。

ご購入時御指定いただければ、ユーザの用途に応じ信号レベルの設定とカットオフ周波数の設定を

して納品することが可能ですので、御注文時ご指定をお願いいたします。
 DSKxxxxIF/AO2 で高性能なデータ処理を行場合 DSK 付属の AC アダプタより別電源が望ましいため当社ではオプションで、ケーブル付き電源が用意できますのでご利用ください。
 当社では上記構成と DSKxxxxIF/AI2・AO2 シリーズ及び DSK をオプションで電源付き収納ケースに収納し納品することができますのでご利用ください。

電源付き収納ケース収納の詳細は 17 項「関連製品 2」を参照してください。

6.主な仕様

6.1 DSKxxxxIF/AI2

A/D 変換

入力チャンネル数	4 チャンネル
入力形式	全チャンネル同時変換
入力信号	チャンネル毎に AC, DC 結合の選択が可能
入力電圧	±1V ~ ±10V(チャンネル毎に設定可能)
調整用	LEVEL, GAIN, OFFSET チャンネルごとに調整可能
A/D 変換の主要仕様	最高サンプリング周波数 500KHz 16 ビット
サンプリングクロック	内部サンプリングクロック, A/D 用外部クロック端子, DSPTIMER0 出力, DSPTIMER1 出力 (プログラムによるポーリングも可能)
内部サンプリングクロック周波数	1KHz ~ 500KHz (64 段階選択可)
変換方式	逐次比較方式
入力インピーダンス	15K 以上切り替により 50

デジタル入出力

外部入力	16 ビット TTL レベル正論理
外部出力	16 ビット TTL レベル正論理
ユーザ入力	8 回路のディップスイッチ
ユーザ出力	8 回路のモニタ LED

その他の入出力

外部サンプリング入力	1 回路 TTL レベル正論理
外部サンプリング出力	1 回路 TTL レベル正論理
外部割り込み入力	2 回路 TTL レベル正論理 (立ち上がりエッジ)
外部割り込み出力	4 回路 TTL レベル正論理 (DSK に対する割り込み)

物理仕様他

電源	+5V DSK から給電
外形寸法	240 (W) × 86 (D) × 25 (H)
接続コネクタ	<ul style="list-style-type: none"> ・アナログ出力: SMB 同軸コネクタ ・デジタル入出力: 40 芯フラットケーブルコネクタ (2.54mm ピッチ) ・外部電源供給出力 3 芯コネクタ (±5V)
付属品	<ul style="list-style-type: none"> ・ターミナルボード ・BNC ~ SMB ケーブル 0.5m ・40 芯フラットケーブル 0.5m ・サンプルプログラム CD-ROM

・ジャンパーソケット、ねじなど小物部品

拡張性

本ボードの半田面と部品面には拡張コネクタが搭載されており、当社別売の DSKxxxxIF/AO2 を含め最大 8 台 (32 チャンネル) まで増設が可能です。

なお、各ボードのアドレス認識はボード上のマイアドレスディップスイッチにより設定ができます。

6.2 DSKxxxxIF/AO2

D/A 変換

出力チャンネル数	4 チャンネル
出力形式	全チャンネル同時変換
出力信号	DC 結合
出力電圧	±1V
調整用	GAIN, OFFSET チャンネルごとに調整可能
D/A 変換の主要仕様	最高サンプリング周波数 500KHz 16 ビット
サンプリングクロック	内部サンプリングクロック, D/A 用外部クロック端子, DSPTIMER0 出力, DSPTIMER1 出力 (プログラムによるポーリングも可能)
内部サンプリングクロック周波数	1KHz ~ 500KHz (64 段階選択可)
負荷インピーダンス	1K 以上

デジタル入出力

外部入力	16 ビット TTL レベル正論理
外部出力	16 ビット TTL レベル正論理
ユーザ入力	8 回路のディップスイッチ
ユーザ出力	8 回路のモニタ LED

その他の入出力

外部サンプリング入力	1 回路 TTL レベル正論理
外部サンプリング出力	1 回路 TTL レベル正論理
外部割り込み入力	2 回路 TTL レベル正論理 (立ち上がりエッジ)
外部割り込み出力	4 回路 TTL レベル正論理 (DSK に対する割り込み)

物理仕様他

電源	+5V DSK から給電
外形寸法	240 (W) × 86 (D) × 25 (H)
接続コネクタ	・アナログ出力: SMB 同軸コネクタ ・デジタル入出力: 40 芯フラットケーブルコネクタ (2.54mm ピッチ) ・外部電源供給出力 3 芯コネクタ (±5V)
付属品	・ターミナルボード ・BNC ~ SMB ケーブル 0.5m ・40 芯フラットケーブル 0.5m ・サンプルプログラム CD-ROM ・ジャンパーソケットねじなど小物部品

拡張性

本ボードの半田面と部品面には拡張コネクタが搭載されており、当社別売の DSKxxxxIF/AI2 を含め最大 8 台 (32 チャンネル) まで増設が可能です。

なお、各ボードのアドレス認識はボード上のマイアドレスディップスイッチにより設定が行えます。

7.レジスタマップ一覧

7.1 DSKxxxxIF/AI2

アドレス	名 称	説 明
Base + 0x00	Ch0A/D 変換データレジスタ	Ch0 の A/D 変換データを取得します。
Base + 0x04	Ch1A/D/変換データレジスタ	Ch1 の A/D 変換データを取得します。
Base + 0x08	Ch2A/D 変換データレジスタ	Ch2 の A/D 変換データを取得します。
Base + 0x0C	Ch3 A/D 変換データレジスタ	Ch3 の A/D 変換データを取得します。
Base + 0x10 ~ Base + 0x5C	(予 約)	
Base + 0x60	A/D 変換スタート完了フラグレジスタ	プログラムからポーリングで A/D 変換を開始する場合に使用します。完了フラグも出力します。
Base + 0x64 ~ Base + 0x7C	(予 約)	
Base + 0x80	ユーザ LED レジスタ	DSKxxxxIF/AI2 上の LED の点灯/消灯を制御します。デバッグなどに使用すると便利です。
Base + 0x84	ユーザスイッチレジスタ	DSKxxxxIF/AI2 上のユーザ SW の値を入力します。デバッグなどに使用すると便利です。
Base + 0x88 ~ Base + 0x8C	(予 約)	
Base + 0x90	デジタル OUT レジスタ	外部出力端子制御レジスタです。
Base + 0x94	デジタル IN レジスタ	外部入力端子出力レジスタです。
Base + 0x98 ~ Base+ 0xBC	(予 約)	
Base + 0xC0	設定レジスタ 1	DSKxxxxIF/AI2 の設定レジスタです。
Base + 0xC4	設定レジスタ 2	DSKxxxxIF/AI2 の設定レジスタです。
Base + 0xC8 ~ Base + 0xFC	(予 約)	

Base はボード上のディップスイッチにより選択します。

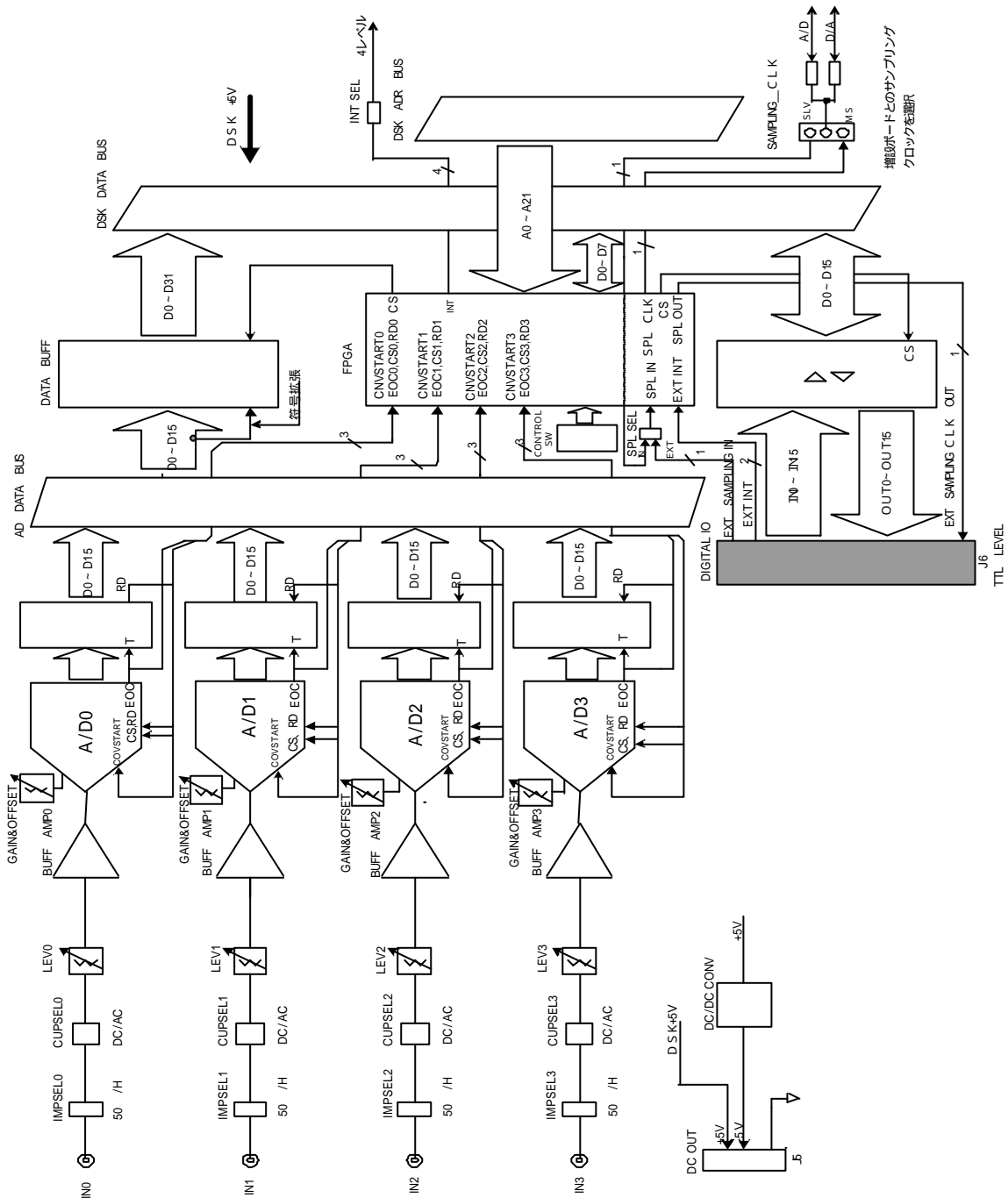
7.2 DSKxxxxIF/AO2

アドレス	名 称	説 明
Base + 0x00	Ch0 D/A 変換データレジスタ	Ch0 の D/A 変換データを出力します。
Base + 0x04	Ch1 D/A 変換データレジスタ	Ch1 の D/A 変換データを出力します。
Base + 0x08	Ch2 D/A 変換データレジスタ	Ch2 の D/A 変換データを出力します。
Base + 0x0C	Ch3 D/A 変換データレジスタ	Ch3 の D/A 変換データを出力します。
Base + 0x10 ~ Base + 0x5C	(予 約)	
Base + 0x60	D/A 変換スタート完了フラグレジスタ	プログラムからポーリングで D/A 変換を開始する場合に使用します。完了フラグも出力します。
Base + 0x64 ~ Base + 0x7C	(予 約)	
Base + 0x80	ユーザ LED レジスタ	DSKxxxxIF/AO2 上の LED の点灯/消灯を制御します。デバッグなどに使用すると便利です。
Base + 0x84	ユーザスイッチレジスタ	DSKxxxxIF/AO2 上のユーザー SW の値を入力します。デバッグなどに使用すると便利です。
Base + 0x88 ~ Base + 0x8C	(予 約)	
Base + 0x90	デジタル OUT レジスタ	外部出力端子制御レジスタです。
Base + 0x94	デジタル IN レジスタ	外部入力端子出力レジスタです。
Base + 0x98 ~ Base + 0xBC	(予 約)	
Base + 0xC0	設定レジスタ1	DSKxxxxIF/AO2 の設定レジスタです。
Base + 0xC4	設定レジスタ2	DSKxxxxIF/AO2 の設定レジスタです。
Base + 0xC8 ~ Base + 0xFC	(予 約)	

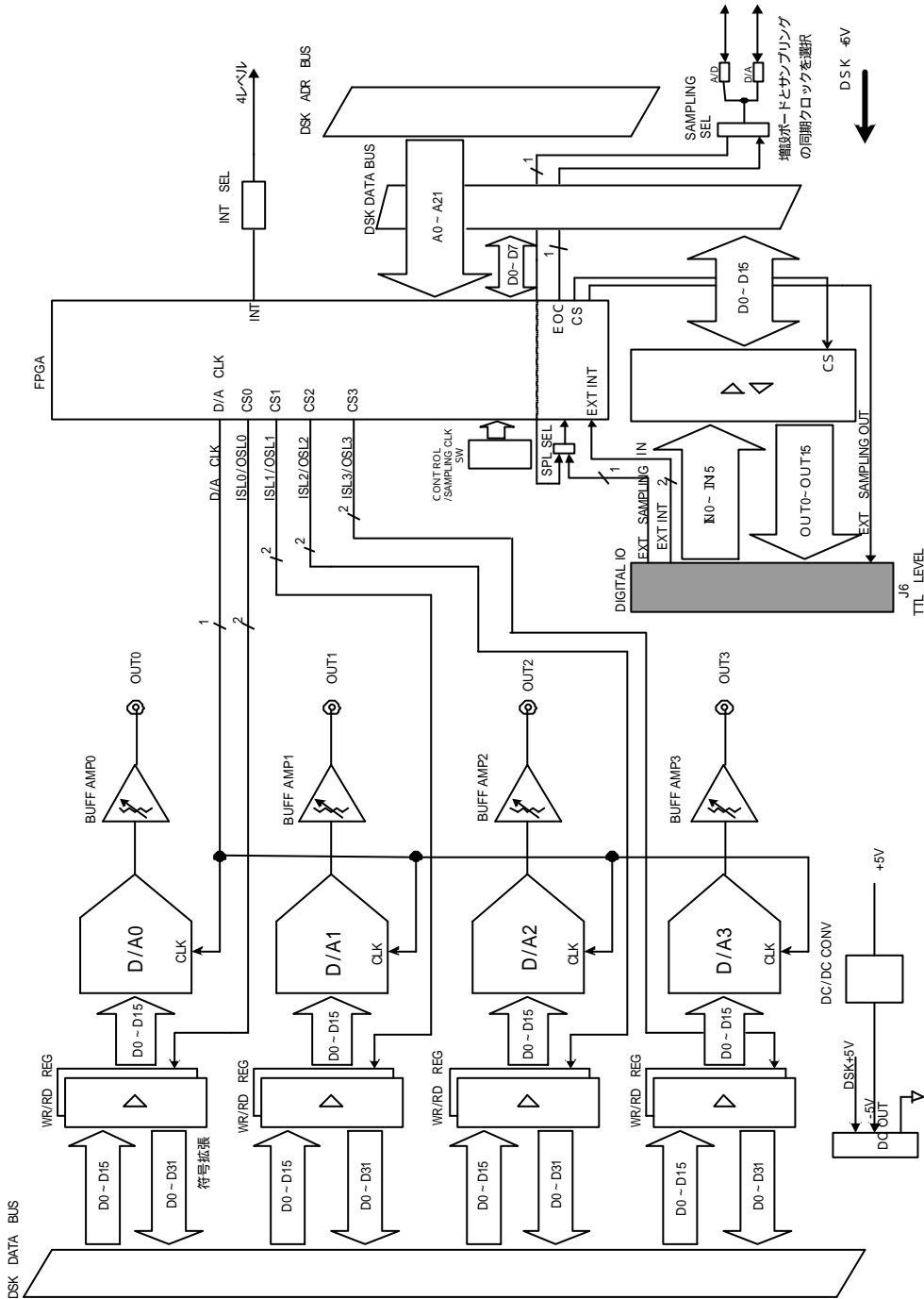
Base はボード上のディップスイッチにより選択します。

8. ブロック図

8.1 DSKxxxxIF/AI2 全体のブロック図



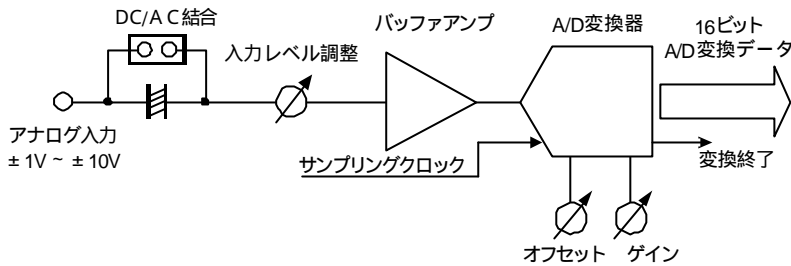
8.2 DSKxxxxIF/AO2 全体のブロック図



9.A/D 及び D/A の詳細

9.1 DSKxxxxIF/AI2

(1) A/D 変換器



(2) A/D 変換レジスタ

A/D 変換完了で変換結果をレジスタに格納します。変換結果は全チャンネル同時に格納され、格納された結果は次のサンプリングクロックでの A/D 変換完了まで保持されます。

レジスタ構成

アドレス	名 称	R / W
Base + 0x00	CH0 A/D 変換データレジスタ	R
Base + 0x04	CH1 A/D 変換データレジスタ	R
Base + 0x08	CH2 A/D 変換データレジスタ	R
Base + 0x0C	CH3 A/D 変換データレジスタ	R

Base はボード上のディップスイッチ MY_ADDRESS で設定します。

MY_ADDRESS	Base
000	0xA000 0000
001	0xA000 0100
010	0xA000 0200
011	0xA000 0300
100	0xA000 0400
101	0xA000 0500
110	0xA000 0600
111	0xA000 0700

ソフトウェアでのアドレスアクセスは設定した MY_ADDRESS に従ってください。

上記 Base は TMS320C6713/6416TDSK に適用します。

A/D 変換データレジスタ

bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	ADDATA Bit7	ADDATA Bit6	ADDATA Bit5	ADDATA Bit4	ADDATA Bit3	ADDATA Bit2	ADDATA Bit1	ADDATA Bit0
bit#	15	14	13	12	11	10	9	8
信号名	ADDATA Bit15	ADDATA Bit14	ADDATA Bit13	ADDATA Bit12	ADDATA Bit11	ADDATA Bit10	ADDATA Bit9	ADDATA Bit8
bit#	23	22	21	20	19	18	17	16
信号名	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit
bit#	31 (MSB)	30	29	28	27	26	25	24
信号名	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit

取得される A/D 変換データは 16 ビットで、レジスタの下位 16 ビットに格納されます。上位 16 ビットは取得した値に準じた符号が格納されます。そのため 32 ビットでのリードが可能です。

(3) A/D 変換サンプリングクロックコントローラ

レジスタモードによるサンプリングコントローラの設定

レジスタ構成

アドレス	名 称	R / W
Base + 0xC0	設定レジスタ 1	R / W

設定レジスタ 1

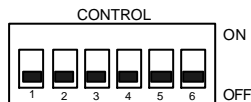
bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	0	0	0	0	0	0	ADSCGEN Bit1	ADSCGEN Bit0
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

「設定レジスタ 1」の ADSCGEN を設定することにより、A/D 変換器のサンプリングクロックソースの選択を行います。

ADSCGEN Bit 1	ADSCGEN Bit 0	A/D 変換サンプリングクロックソース
0	0	A/D 変換サンプリングクロックジェネレータ
0	1	A/D 変換外部サンプリングクロック入力端子
1	0	DSP Timer0 出力 (TIM0)
1	1	DSP Timer1 出力 (TIM1)

DSKxxxxIF/AI2 がスレーブになる場合外部入力になります。

ディップスイッチモードによるサンプリングコントローラの設定



SW No.	説 明															
1	設定方法のセレクト ON : ディップスイッチ OFF : 設定レジスタ ディップスイッチから設定を行う場合には ON にしてください。設定レジスタからの設定は無効となります。															
2, 3	未使用															
4	未使用															
5, 6	変換クロックソースのセレクト <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>SW 5</th> <th>SW 6</th> <th>変換クロックソース</th> </tr> </thead> <tbody> <tr> <td>OFF</td> <td>OFF</td> <td>変換クロックジェネレータを選択</td> </tr> <tr> <td>OFF</td> <td>ON</td> <td>外部入力 A/D サンプリングクロック入力端子を選択</td> </tr> <tr> <td>ON</td> <td>OFF</td> <td>DSP TIMER0 出力を選択</td> </tr> <tr> <td>ON</td> <td>ON</td> <td>DSP TIMER1 出力を選択</td> </tr> </tbody> </table> <p>D/A 変換クロックソースに適用されます。</p>	SW 5	SW 6	変換クロックソース	OFF	OFF	変換クロックジェネレータを選択	OFF	ON	外部入力 A/D サンプリングクロック入力端子を選択	ON	OFF	DSP TIMER0 出力を選択	ON	ON	DSP TIMER1 出力を選択
SW 5	SW 6	変換クロックソース														
OFF	OFF	変換クロックジェネレータを選択														
OFF	ON	外部入力 A/D サンプリングクロック入力端子を選択														
ON	OFF	DSP TIMER0 出力を選択														
ON	ON	DSP TIMER1 出力を選択														

DSKxxxxIF/AI2 がスレーブになる場合外部入力となります。

(4) サンプリングクロック周波数の設定

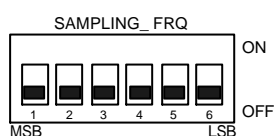
レジスタモードによるサンプリングクロック周波数の設定

設定レジスタ 2

	7	6	5	4	3	2	1	0 (LSB)
信号名	0	0	ADFRCNT Bit5	ADFRCNT Bit4	ADFRCNT Bit3	ADFRCNT Bit2	ADFRCNT Bit1	ADFRCNT Bit0
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

CONTROL ディップスイッチ 1 が OFF で有効

ディップスイッチモードによるサンプリング周波数の設定



内部サンプルクロック周波数はディップスイッチ及び設定レジスタ 2 の値により下記の通りです。

ADFRCNT Bit5 ~ 0 (h)	出力周波数 (KHz)	ADFRCNT Bit5 ~ 0 (h)	出力周波数 (KHz)	ADFRCNT Bit5 ~ 0 (h)	出力周波数 (KHz)
00	OFF	16	30.00	2C	240.00
01	1.00	17	32.00	2D	250.00
02	1.10..	18	40.00	2E	260.86..
03	1.20	19	44.11..	2F	279.06..
04	1.50	1A	48.00	30	300.00
05	2.00	1B	50.00	31	311.68..
06	2.50	1C	60.00	32	320.00
07	3.00	1D	75.00	33	338.02..
08	4.00	1E	80.00	34	347.82..
09	5.00	1F	96.00	35	358.20..
0A	6.00	20	100.00	36	375.00
0B	7.50	21	110.09..	37	380.95..
0C	8.00	22	120.00	38	400.00
0D	10.00	23	125.00	39	406.77..
0E	10.99..	24	140.35..	3A	421.05..
0F	12.00	25	150.00	3B	444.44..
10	12.50	26	160.00	3C	452.83..
11	15.00	27	180.45..	3D	461.53..
12	16.00	28	192.00	3E	480.00
13	18.00..	29	200.00	3F	500.00
14	20.00	2A	210.52..		
15	25.00	2B	220.18..		

(5) A/D 変換開始トリガ/完了フラグレジスタ

プログラムから A/D 変換開始トリガ (1 回のサンプリングクロック) を発生させます。

また、A/D 変換完了で完了フラグの取得をすることができます。

ADSTARTFLG を"0"から"1"に変化させると 1 回のサンプリングクロックが発生されアナログ入力のサンプリングが行われます。

A/D 変換完了時に ADENDFLG がセットされます。"0"をライトすることでクリアされます。(A/D データの読み込みではクリアされません。)

レジスタ構成

アドレス	名 称	R / W
Base + 0x60	A/D 変換開始トリガ/完了フラグレジスタ	R / W

A/D 変換開始トリガ/完了フラグレジスタ

bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	0	0	0	0	0	0	ADEND FLG	ADSTART FLG
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

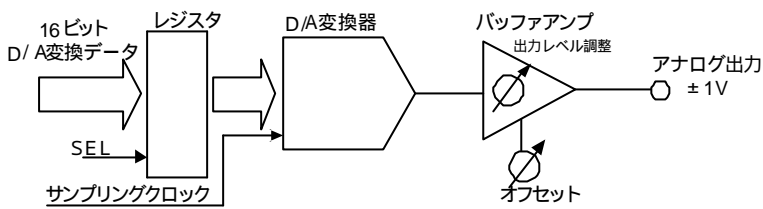
ADSTARTFLG : "0"から"1"に変化させるとアナログ入力の全チャンネルが変換されます。

ADENDFLG : 変換完了時"1"が立ちます。"0"の書き込みでクリアできます。

「A/D 変換開始トリガ/完了フラグレジスタ」から発生されるサンプリングクロックと「A/D 変換サンプリングクロックコントローラ」から出力されるサンプリングクロックは論理的に OR されています。そのため、プログラムから A/D 変換開始トリガを行う場合には「A/D 変換サンプリングクロックコントローラ」から出力されるクロック出力を停止させる必要があります。

9.2 DSKxxxxIF/AO2

(1) D/A 変換器



(2) D/A 変換レジスタ

D/A 変換完了で変換結果を全チャンネル同時にアナログ出力します。に下記レジスタに格納され。アナログ出力は次のサンプリングクロックでの D/A 変換完了まで保持されます。

レジスタ構成

アドレス	名 称	R/W
Base + 0x00	CH0 D/A 変換データレジスタ	R/W
Base + 0x04	CH1 D/A 変換データレジスタ	R/W
Base + 0x08	CH2 D/A 変換データレジスタ	R/W
Base + 0x0C	CH3 D/A 変換データレジスタ	R/W

Base はボード上のディップスイッチ MY_ADDRESS で設定します。

MY_D/ADDRESS	Base
000	0xA000 0000
001	0xA000 0100
010	0xA000 0200
011	0xA000 0300
100	0xA000 0400
101	0xA000 0500
110	0xA000 0600
111	0xA000 0700

プログラムからのアドレスアクセスは設定した MY_ADDRESS に従ってください。

上記 Base は TMS320C6713/6416TDSK に適用します。

D/A 変換データレジスタ

bit #	7	6	5	4	3	2	1	0 (LSB)
信号名	DADATA Bit7	DADATA Bit6	DADATA Bit5	DADATA Bit4	DADATA Bit3	DADATA Bit2	DADATA Bit1	DADATA Bit0
bit #	15	14	13	12	11	10	9	8
信号名	DADATA Bit15	DADATA Bit14	DADATA Bit13	DADATA Bit12	DADATA Bit11	DADATA Bit10	DADATA Bit9	DADATA Bit8
bit #	23	22	21	20	19	18	17	16
信号名	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit
bit #	31(MSB)	30	29	28	27	26	25	24
信号名	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit	Sign Bit

D/A 変換データは 32 ビット、もしくは下位 16 ビットにライトしてください。SignBit には DADATA Bit15 に従いストアされ符号拡張が行われます。(Bit31 ~ 16 へのライトデータは無視されます。) D/A 変換は D/ADATA Bit15 ~ 0 をもとに行われます。

(3)D/A 変換サンプリングクロックコントローラ

レジスタモードによるサンプリングコントローラの設定

レジスタ構成

アドレス	名 称	R/W
Base + 0xC0	設定レジスタ 1	R/W

設定レジスタ 1

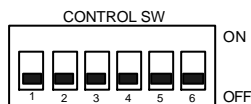
bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	0	0	0	0	0	0	D/ASCGEN Bit1	D/ASCGEN Bit0
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

「設定レジスタ 1」の D/ASCGEN を設定することにより、D/A 変換器のサンプリングクロックソースの選択を行います。

D/ASCGEN Bit1	D/ASCGEN Bit0	D/A 変換サンプリングクロックソース
0	0	D/A 変換サンプリングクロックジェネレータ
0	1	D/A 変換外部サンプリングクロック入力端子
1	0	DSP Timer0 出力 (TIM0)
1	1	DSP Timer1 出力 (TIM1)

DSKxxxxIF/AO2 がスレーブとなる場合は外部入力です。

ディップスイッチモードによるサンプリングコントローラの設定



SW No.	説 明															
1	設定方法のセレクト ON : ディップスイッチ OFF : 設定レジスタ ディップスイッチから設定を行う場合には ON にしてください。 設定レジスタからの設定は無効となります。															
2, 3	未使用															
4	未使用															
5, 6	変換クロックソースのセレクト <table border="1" style="width: 100%;"> <thead> <tr> <th>SW 5</th> <th>SW 6</th> <th>変換クロックソース</th> </tr> </thead> <tbody> <tr> <td>OFF</td> <td>OFF</td> <td>変換クロックジェネレータを選択</td> </tr> <tr> <td>OFF</td> <td>ON</td> <td>外部入力 D/A サンプリングクロック入力端子を選択</td> </tr> <tr> <td>ON</td> <td>OFF</td> <td>DSPTIMER0 出力を選択</td> </tr> <tr> <td>ON</td> <td>ON</td> <td>DSPTIMER1 出力を選択</td> </tr> </tbody> </table> D/A 変換のクロックソースに適用されます。	SW 5	SW 6	変換クロックソース	OFF	OFF	変換クロックジェネレータを選択	OFF	ON	外部入力 D/A サンプリングクロック入力端子を選択	ON	OFF	DSPTIMER0 出力を選択	ON	ON	DSPTIMER1 出力を選択
SW 5	SW 6	変換クロックソース														
OFF	OFF	変換クロックジェネレータを選択														
OFF	ON	外部入力 D/A サンプリングクロック入力端子を選択														
ON	OFF	DSPTIMER0 出力を選択														
ON	ON	DSPTIMER1 出力を選択														

DSKxxxxIF/AO2 がスレーブとなる場合外部入力です。

(4) サンプリングクロック周波数の設定

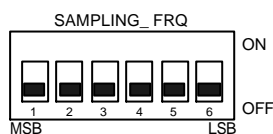
レジスタモードによるサンプリングクロック周波数の設定

CONTROL ディップスイッチ 1 が OFF で有効

設定レジスタ2

bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	0	0	DAFRCNT Bit5	DAFRCNT Bit4	DAFRCNT Bit3	DAFRCNT Bit2	DAFRCNT Bit1	DAFRCNT Bit0
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

ディップスイッチモードによるサンプリング周波数の設定



内部サンプルクロック周波数はディップスイッチ及び設定レジスタ2 の値により下記の通りです。

DAFRCNT Bit5 ~ 0 (h)	出力周波数 (KHz)	DAFRCNT Bit5 ~ 0 (h)	出力周波数 (KHz)	DAFRCNT Bit5 ~ 0 (h)	出力周波数 (KHz)
00	OFF	16	30.00	2C	240.00
01	1.00	17	32.00	2D	250.00
02	1.10..	18	40.00	2E	260.86..
03	1.20	19	44.11..	2F	279.06..
04	1.50	1A	48.00	30	300.00
05	2.00	1B	50.00	31	311.68..
06	2.50	1C	60.00	32	320.00
07	3.00	1D	75.00	33	338.02..
08	4.00	1E	80.00	34	347.82..
09	5.00	1F	96.00	35	358.20..
0A	6.00	20	100.00	36	375.00
0B	7.50	21	110.09..	37	380.95..
0C	8.00	22	120.00	38	400.00
0D	10.00	23	125.00	39	406.77..
0E	10.99..	24	140.35..	3A	421.05..
0F	12.00	25	150.00	3B	444.44..
10	12.50	26	160.00	3C	452.83..
11	15.00	27	180.45..	3D	461.53..
12	16.00	28	192.00	3E	480.00
13	18.00..	29	200.00	3F	500.00
14	20.00	2A	210.52..		
15	25.00	2B	220.18..		

(5) D/A 変換開始トリガ/完了フラグレジスタ

プログラムにより D/A 変換開始トリガ (1 回のサンプリングクロック) を発生させます。

D/ASTARTFLG を "0" から "1" に変化させると 1 回のサンプリングクロックが発生されアナログ出力のサンプリングが行われます。

D/A 変換完了時に D/AENDFLG がセットされます。"0" をライトすることでクリアされます。(D/A データの読み込みではクリアされません。)

レジスタ構成

アドレス	名 称	R/W
Base + 0x60	D/A 変換開始トリガ/完了フラグレジスタ	R/W

D/A 変換開始トリガ/完了フラグレジスタ

bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	0	0	0	0	0	0	D/AEND FLG	D/ASTART FLG
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31 (MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

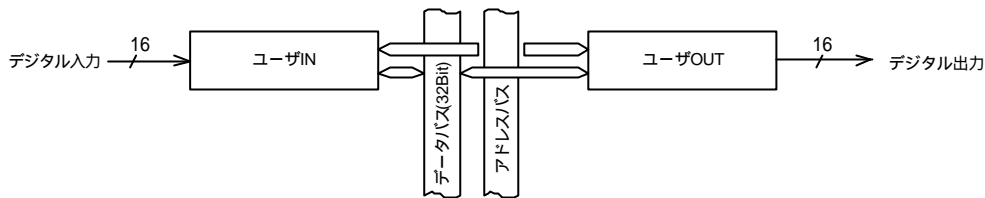
D/ASTARTFLG : "0" から "1" に変化させるとアナログ出力の全チャンネルが変換されます。

D/AENDFLG : 変換完了時 "1" が立ちます。"0" の書き込みでクリアできます。

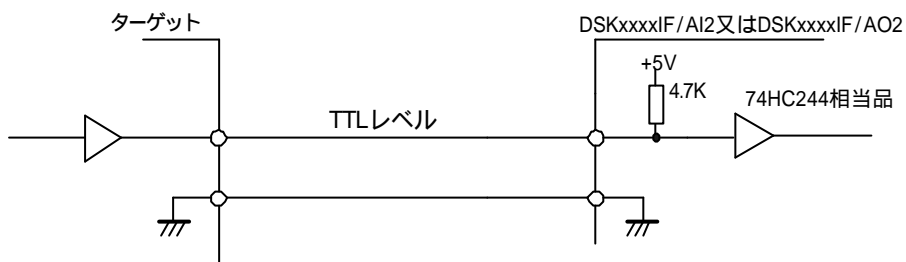
「D/A 変換開始トリガ/完了フラグレジスタ」から発生されるサンプリングクロックと「D/A 変換サンプリングクロックコントローラ」から出力されるサンプリングクロックは論理的に OR されています。そのため、プログラムから D/A 変換開始トリガを行う場合には「D/A 変換サンプリングクロックコントローラ」からのクロック出力を停止させる必要があります。

10. デジタル I/O の詳細

DSKxxxxIF/AI2 及び DSKxxxxIF/AO2 はデジタル入力 16 ビット、デジタル出力 16 ビット、で構成され、外部のデジタル回路と接続ができます。



(1) デジタル入力回路



外部機器から TTL 16 ビットデジタル信号を正論理で入力できます。

(2) デジタル入力レジスタ

レジスタ構成

アドレス	名 称	R / W
Base + 0x94	デジタル IN レジスタ	R

デジタル IN レジスタ

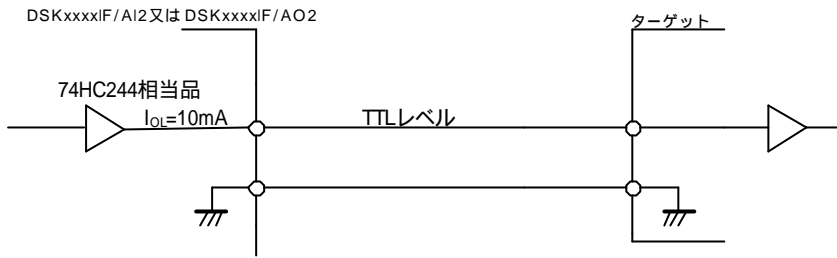
bit #	7	6	5	4	3	2	1	0 (LSB)
信号名	DIN Bit7	DIN Bit6	DIN Bit5	DIN Bit4	DIN Bit3	DIN Bit2	DIN Bit1	DIN Bit0
bit #	15	14	13	12	11	10	9	8
信号名	DIN Bit15	DIN Bit14	DIN Bit13	DIN Bit12	DIN Bit11	DIN Bit10	DIN Bit9	DIN Bit8
bit #	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit #	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

"0" : 0V 入力

"1" : 5V 入力 なお未接続の場合、各ビット"1"となります。

(3) デジタル出力回路

外部機器へ TTL16 ビットのデジタル信号を正論理で出力できます。



外部機器に対し TTL16 ビットのデジタル信号を正論理で出力します。

レジスタ構成

アドレス	名 称	R / W
Base + 0x90	デジタル OUT レジスタ	R / W

デジタル OUT レジスタ

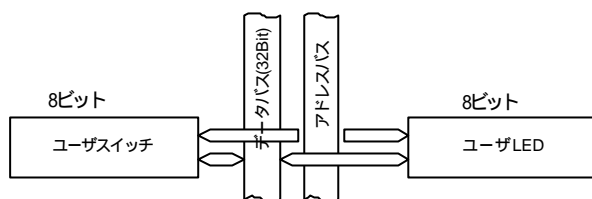
bit#	7	6	5	4	3	2	1	0 (LSB)
信号名	DOUT Bit7	DOUT Bit6	DOUT Bit5	DOUT Bit4	DOUT Bit3	DOUT Bit2	DOUT Bit1	DOUT Bit0
bit#	15	14	13	12	11	10	9	8
信号名	DOUT Bit15	DOUT Bit14	DOUT Bit13	DOUT Bit12	DOUT Bit11	DOUT Bit10	DOUT Bit9	DOUT Bit8
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

"0" : 0V 出力

"1" : 5V 出力

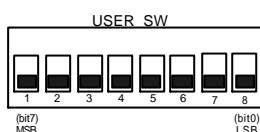
11. ユーザ SW/LED の詳細

ユーザ SW/LED は DSKxxxxIF/AI2 又は DSKxxxxIF/AO2 上の 8 ビットのディップスイッチと 8 つの LED から構成され、プログラムのデバッグ、パラメータの設定などに利用することができます。



(1) ユーザ SW

DSKxxxxIF/AI2 又は DSKxxxxIF/AO2 上のディップスイッチから 8 ビットの信号を入力できます。



レジスタ構成

アドレス	名 称	R / W
Base + 0x84	ユーザ SW レジスタ	R

ユーザスイッチレジスタ

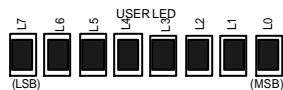
bit#	7	6	5	4	3	2	1	0 (LSB)
USERSW Bit7	USERSW Bit7	USERSW Bit6	USERSW Bit5	USERSW Bit4	USERSW Bit3	USERSW Bit2	USERSW Bit1	USERSW Bit0
bit#	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit#	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit#	31 (MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

"0" : スイッチ OFF(下)

"1" : スイッチ ON(上)

(2) ユーザ LED

DSKxxxxIF/AI2 又は DSKxxxxIF/AO2 上の 8 つの LED の点灯/消灯を設定します。



レジスタ構成

アドレス	名 称	R / W
Base + 0x80	ユーザ LED レジスタ	R / W

ユーザ LED レジスタ

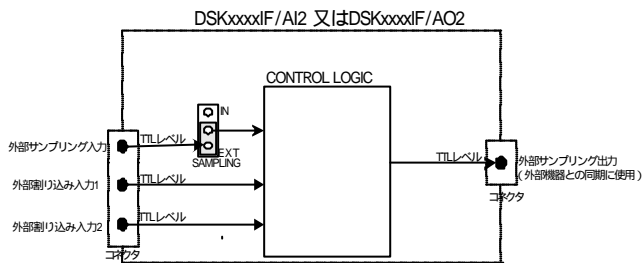
bit #	7	6	5	4	3	2	1	0 (LSB)
信号名	USERLED Bit7	USERLED Bit6	USERLED Bit5	USERLED Bit4	USERLED Bit3	USERLED Bit2	USERLED Bit1	USERLED Bit0
bit #	15	14	13	12	11	10	9	8
信号名	0	0	0	0	0	0	0	0
bit #	23	22	21	20	19	18	17	16
信号名	0	0	0	0	0	0	0	0
bit #	31(MSB)	30	29	28	27	26	25	24
信号名	0	0	0	0	0	0	0	0

"0" : LED 消灯

"1" : LED 点灯

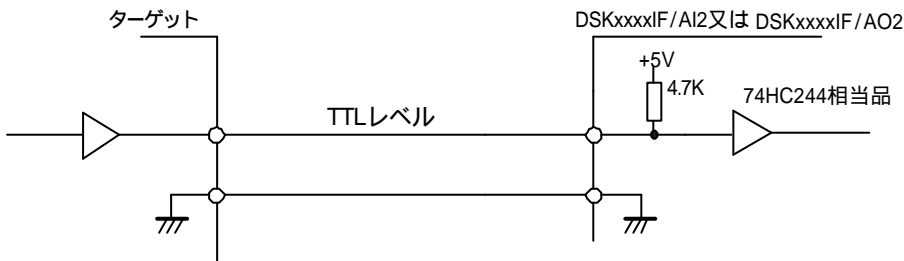
12. その他外部入出力の詳細

DSKxxxxIF/AI2 又は DSKxxxxIF/AO2 には外部サンプリング入力 1 回路・外部サンプリング出力 1 回路と外部割り込み入力 2 回路が用意されております。



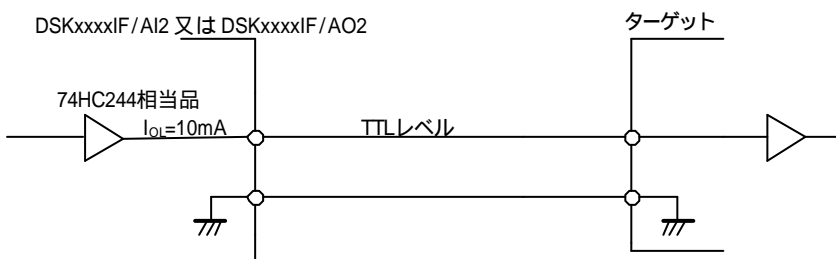
(1) 外部サンプリングクロック入力

外部機器からサンプリングクロック信号を正論理で入力します。



(2) 外部サンプリングクロック出力

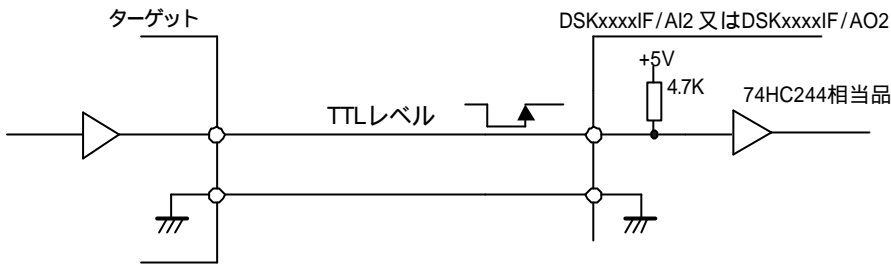
外部機器へサンプリングクロック信号を正論理で出力します。



外部機器との同期をとる場合便利です。

(3) 外部割り込み入力

外部機器から正論理で入力します（割り込みは立ち上がりエッジで発生します）。

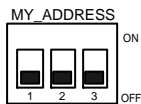


外部信号をトリガとし変換開始行う場合便利です。

13 DSKxxxxIF/AI2 及び DSKxxxxIF/AO2 の設定

(1) MY_ADDRESS SW の設定

本ボードはスタッキングにより最大 8 台まで増設可能のためボード毎に MY_ADDRESS をディップスイッチによりベースアドレスとして設定を行う必要があります。
アドレスはベースアドレス+各レジスタでアクセスしてください。



SW1	SW2	SW3	MY_ADDRESS	ベースアドレス
OFF	OFF	OFF	000	0xA000 0000
OFF	OFF	ON	001	0xA000 0100
OFF	ON	OFF	010	0xA000 0200
OFF	ON	ON	011	0xA000 0300
ON	OFF	OFF	100	0xA000 0400
ON	OFF	ON	101	0xA000 0500
ON	ON	OFF	110	0xA000 0600
ON	ON	ON	111	0xA000 0700

上記ベースアドレスは TMS320C6713/6416TDSK に適用します。

(2) ジャンパーソケットの設定

本ボードはジャンパーソケットにより DSK に対する割り込みポートの選択及びサンプリングクロックソースの選択ができます。

割り込みポートの選択

割り込みポートの選択は下記ジャンパーソケットにより選択してください。

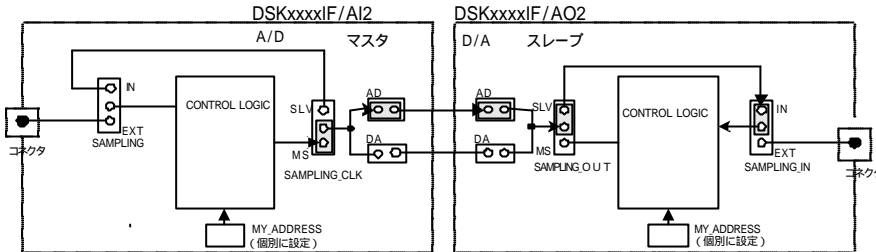
- INT4 :INT4の割り込み有効にします。
- INT5 :INT5の割り込み有効にします。
- INT6 :INT6の割り込み有効にします。
- INT7 : INT7の割り込み有効にします。

上記割り込みポートは TMS320C6713/6416TDSK に適用します。

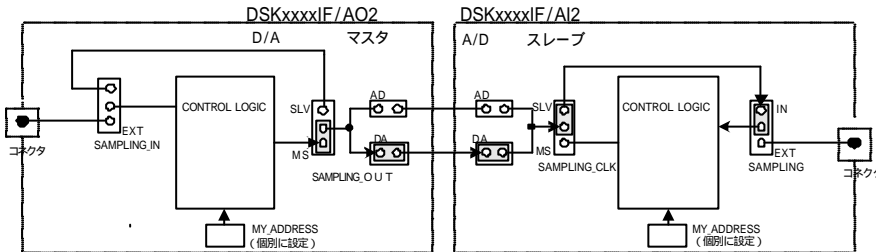
サンプリングクロックソースの選択

同時変換を行うにはスタッキングされたボードに対し共通のサンプリングクロックが必要です、用途に応じ下記の通りジャンパーソケットを挿入してください。

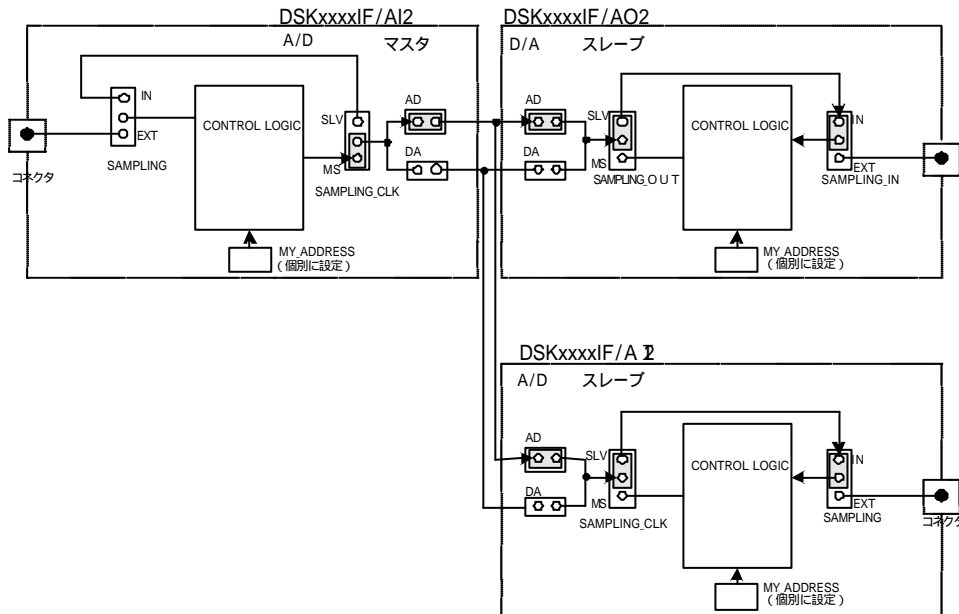
内部サンプリングクロックで DSKxxxxIF/AI2 をマスタにして DSKxxxxIF/AO2 をスレーブにする場合。



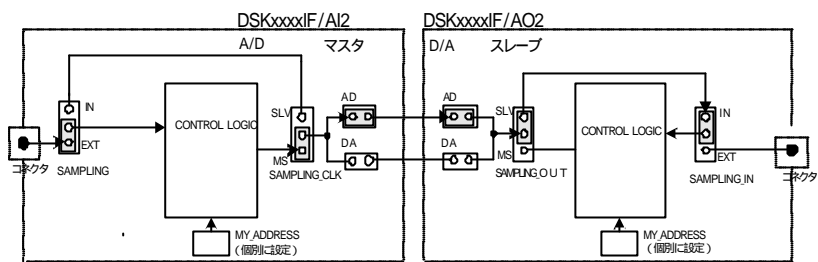
内部サンプリングクロックで DSKxxxxIF/AO2 をマスタにして DSKxxxxIF/AI2 をスレーブにする場合。



内部サンプリングクロックで DSKxxxxIF/AI2 をマスタにして複数台をスレーブにする場合。



外部サンプリングクロックで DSKxxxxIF/AI2 をマスタにして DSKxxxxIF/AO2 スレーブにする場合。



14 DSKxxxxIF/AI2 及び DSKxxxxIF/AO2 の動作説明

14.1 DSKxxxxIF/AI2 の動作説明

DSKxxxxIF/AI2 は下記 3 種類の動作が可能です。

・ポーリングによる取得

プログラムからフラグを立てることでデータの取得を行います。

・割り込みによる取得

「A/D 変換サンプリングクロック」に同期して A/D 変換が行われ、変換終了後割り込みが発生します。割り込みルーチン内でデータの取得を行います。

・DMA による取得

転送元、転送先バッファアドレス、転送データ数などをあらかじめ指定しておき、DMA によりデータの取得を行います。

(1) ポーリングによる取得

A/D 変換開始トリガ/完了フラグレジスタを使用してプログラムから A/D 変換のサンプリングクロックを発生させます。「A/D 変換開始トリガ」の A/D スタートレジスタを"0"から"1"にセットすることで、1 回のサンプリングを行うことができます。連続したサンプリングを行う場合には、その都度 A/D 変換スタートの手順を行う必要があります。

特徴

アナログ値を単発で取得する場合に適しています。

割り込み処理をプログラミングする必要がありません。

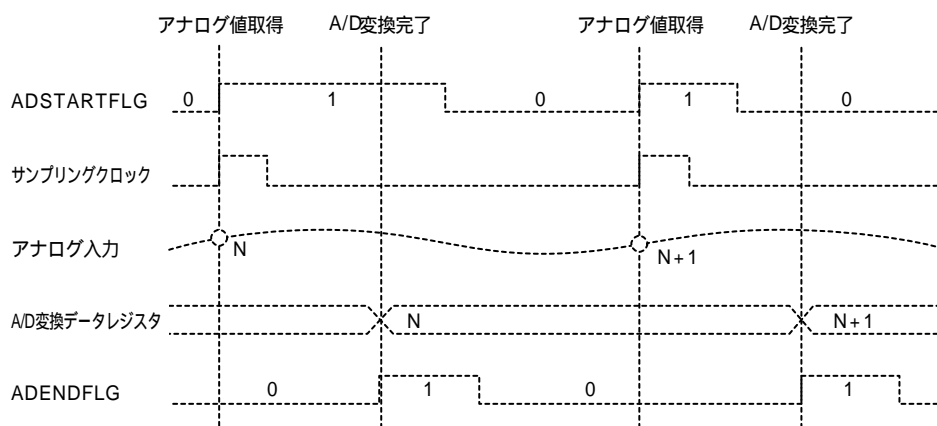
×連続したサンプリングを行う場合には、その都度 A/D 変換スタート手順を行う必要があります。

×サンプリングを行うごとに A/D 変換スタートの手順を行う必要があるため、プログラムステップ数が多く必要となります。

用途

ハードチェックなどに使用できます

動作タイミング



(2) 割り込みによる取得

サンプリングクロックごとに A/D 変換が行われます。変換が完了すると DSK に対して割り込みが発生され、割り込みルーチン内で変換結果の取得、信号処理を行います。

特徴

サンプリングごとに信号処理を行う場合に適しています。

データの取得は割り込みルーチンで行うため、目的に応じた取得、信号処理が行えます。

デジタルサーボなどリアルタイム処理が可能。

入力から出力までの位相遅れが少ない。

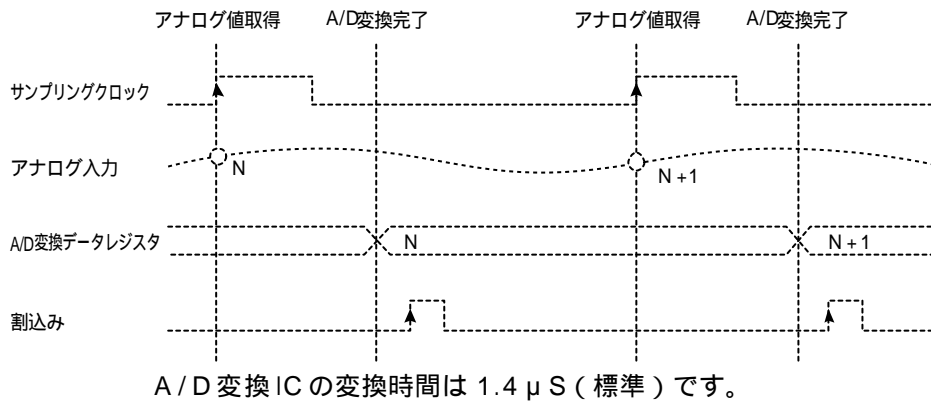
データの取得から信号処理（バッファへの転送）が見えやすい。

用途

デジタルサーボなどリアルタイムで信号処理を行う必要のあるもの

（一定周期で連続した処理を行う必要があるもの）に適します。

動作タイミング



(3) DMA による取得

DSK に搭載されている DMA を利用し、バックグラウンドで A/D 変換結果をバッファ（メモリ）に転送します。値の取得と信号処理が同時に行えるため、効率よく処理を行うことができます。

TMS3205416DSK は DMA 転送ができません。

特徴

DMA による A/D 変換結果の取得と DSP による信号処理を同時に行うことができます。それにより DSP の処理をフルに活用することができます。

データの取得は DMA がバックグラウンドで行うため、DSP は信号処理を中心に処理を行うことができます。

取得されたデータはバッファ（オンチップメモリなど）に格納されるため高速にアクセスすることができます。（DSP のオンチップメモリには 0 ウェイトでアクセスすることができますが、本 IF ボードへのアクセスにはウェイトを必要とするためです。）

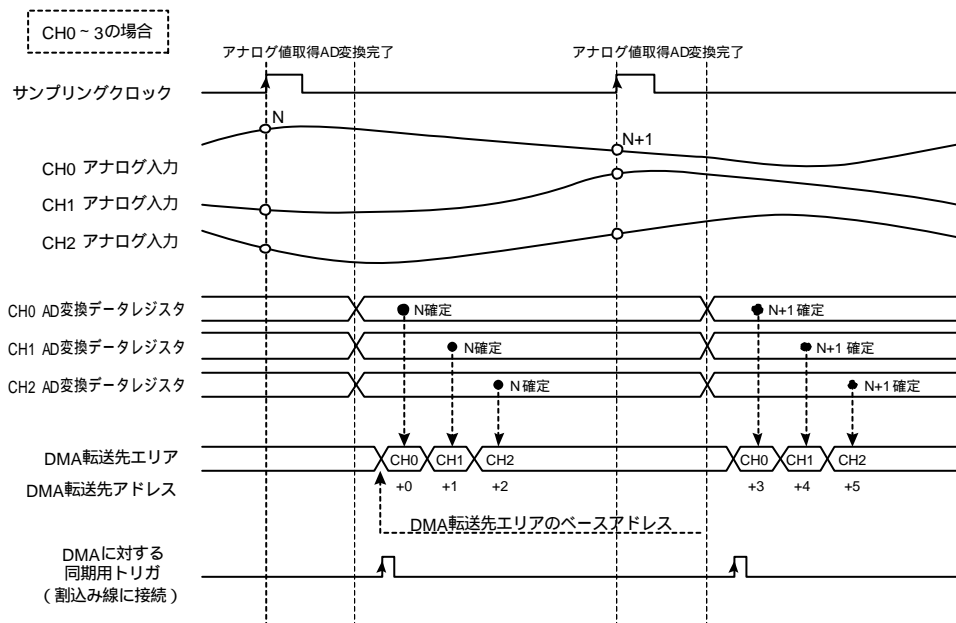
割り込みルーチンで必要となる、レジスタの退避などの前処理が必要ありません。（DSP 処理ソースの浪費を減少させることができます。）

× 複数の A/D 変換取得データをバッファリングした後に一括して信号処理を行うため、結果の出力に遅延が occurs。（位相遅れが発生）

用途

FFT など複数のまとまったデータに対して一括した処理を行うアルゴリズムに適しています。

動作タイミング図



転送先バッファアドレス、転送データ数などをあらかじめ設定しておき、DMA によりデータの取得を行います。

14.2 DSKxxxxIF/AO2 の動作説明

DSKxxxxIF/AI2 は下記 3 種類の動作が可能です。

・ポーリングによる出力

プログラムからフラグを立てることによりデータの出力を行います。

・割込みによる出力

「D/A 変換サンプリングクロック」に同期して D/A 変換が行われ、変換終了後割込みが発生します。割込みルーチン内でデータの出力を行います。

・DMA による出力

転送元、先バッファアドレス、転送データ数などをあらかじめ指定しておき、DMA によりデータの出力を行います。

(1) ポーリングによる出力

「D/A 変換開始トリガ/トリガレジスタ」にプログラムで D/A 変換のサンプリングクロックを発生させます。「D/A 変換開始トリガ」の DASTARTFLG を"0"から"1"にセットすることで、1 回のサンプリングを行うことができます。連続したサンプリングを行う場合には、その都度 D/A 変換スタート手順を行う必要があります。

特徴

アナログ値を単発で出力する場合に適します。

割込み処理をプログラミングする必要がありません。

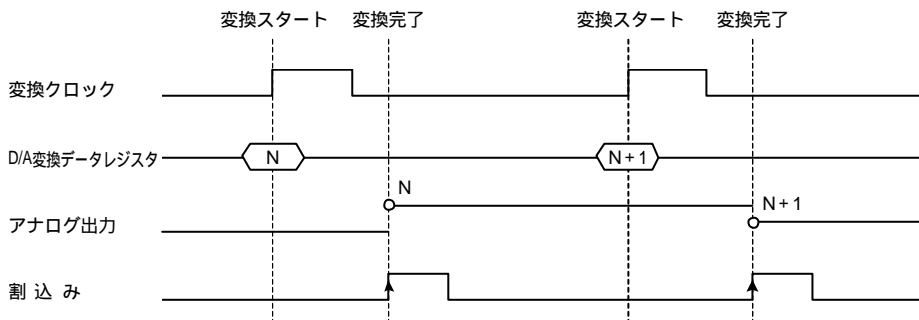
× 連続したサンプリングを行う場合には、その都度 D/A 変換スタート手順を行う必要があります。

× サンプリングを行うごとに D/A 変換スタート手順を行う必要があるため、プログラムのステップ数が多く必要となります。

用途

D/A 変換のハードチェックなどに使用します。

動作タイミング



(2) 割込みによる出力

変換クロックごとに D/A 変換が行われます。変換が完了すると DSP(TMS320C6713)に対して割込みが発生され、割込みルーチン内で次の D/A 変換の変換データをライトします。

特徴

信号処理を行うごとにアナログ出力を行う場合に適しています。

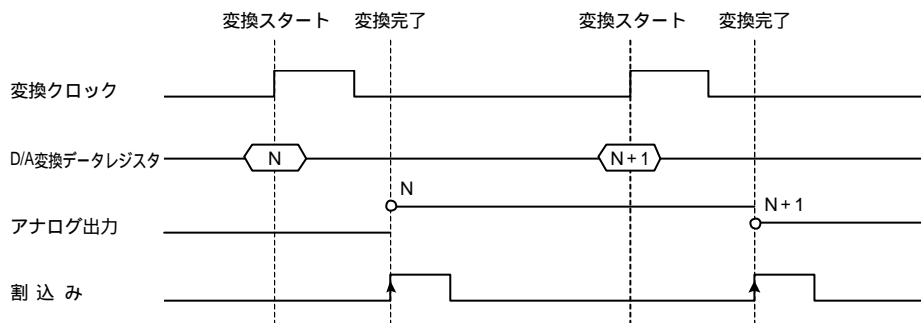
信号処理とアナログ出力が一体となったプログラムとなり流れが見えやすい。

- × 変換クロックごとに割込みが発生するため、レジスタ退避などの処理が必要となります。(DSP の処理リソースを浪費してしまう。)

用途

- ・ デジタルフィルタなど信号処理結果を直ちに D/A 変換出力を行う必要のあるもの (一定周期で連続した出力を行う必要があるもの) に適します。
- ・ 信号処理を行うごとにアナログ出力を行う場合に適しています。

動作タイミング



(3) DMA による出力

転送元先バッファアドレス、転送データ数などをあらかじめ指定しておき、DMA によりデータの出力を行います。

15. サンプルプログラムの内容

15.1 DSKxxxxIF/AI2 のサンプルプログラムの内容

(1) プログラム名 : METER1

目的

ポーリングで DSKxxxxIF/AI2 の A/D に入力された信号のピークレベルをボード上の USER_LED で表示するプログラムです。

<ポイント>

- ・ポーリングによる取得 (プログラムによる A/D スタート)
- ・サンプリングクロック周波数はボード上のディップスイッチにより設定
- ・DSK のタイマ割り込みを使用します。

仕様

DSP のタイマ 0 を使用し、0.1msec 毎に割り込みを発生させ割り込み処理内でプログラムによる A/D データの取得、USER_LED 点灯を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・内部タイマ0の設定(10KHzで割り込み)
- ・タイマ割り込みの許可

割り込みでの処理

- ・A/Dデータの取得
- ・ピークレベルの算出
- ・LED点灯
- ・A/Dスタート (プログラムによる)

(2) プログラム名 : METER2

目的

ボード上のサンプリングクロックによる割り込みで DSKxxxxIF/AI2の A/Dに入力された信号のピークレベルをボード上のUSER_LEDで表示するプログラムです。
A/D のチャンネルは USER_SW で選択します。

<ポイント>

- ・内部発生サンプリングクロックによる取得
- ・サンプリングクロック周波数はボード上のディップスイッチより設定
- ・DSKの外部割り込みを使用

仕様

DSKxxxx/AI2上の内部発生サンプリングクロックのタイミングで割り込みデータの取得及びUSER_LEDの点灯を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・外部割り込みの許可

割り込みでの処理

- ・A/Dデータの取得
- ・ピークレベルの算出
- ・LED点灯

(3) プログラム名 : METER3

目的

ボード上のサンプリングクロックによる割り込みで DSKxxxxIF/AI2の A/Dに入力された信号のピークレベルをボード上のUSER_LEDを表示するプログラムです。

ADのチャンネルはUSER_SWを使用して選択します。

<ポイント>

- ・内部発生サンプリングクロックによる取得
- ・サンプリングクロック周波数の設定はプログラムにより「設定レジスタ」から行う
- ・DSKの外部割り込みを使用

仕様

DSKxxxxIF/AI2上の内部発生サンプリングクロックのタイミングで割り込みを発生させ、その中でA/Dデータ取得、USER_LEDの点灯を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・外部割り込みの許可
- ・割り込みでの処理
- ・A/Dデータの取得
- ・ピークレベルの算出
- ・LED点灯

(4) プログラム名 : ADBUFF1

目的

DSKxxxxIF/AI2の A/D0～3の入力信号を、割り込みを使ってプログラム内のバッファに取り込むプログラムです。

<ポイント>

- ・内部発生サンプリングクロックによる取得
- ・サンプリングクロック周波数の設定はプログラムにより「設定レジスタ」から行う
- ・DSKの外部割り込みを使用
- ・A/D0～3のデータをバッファに取り込む

仕様

DSKxxxxIF/AI2上の内部発生サンプリングクロックのタイミングで

割り込みを発生させ、その中でA/Dデータ取得をしバッファに取り込みます。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・設定レジスタの設定
- ・外部割り込みの許可
- ・割り込みでの処理
- ・ADデータの取得
- ・バッファに取り込む
- ・200ポイントごとにブレークポイントにて止める。
(ブレークポイントを設定しCCSグラフ機能でbuffの観測)

(5) プログラム名 : ADBUFF2

目的

DSKxxxxIF/AI2の A/D0~3に入力された信号を、DMAを使ってDSKのバッファに取り込むプログラムです。

<ポイント>

- ・内部発生サンプリングクロックによる取得
- ・サンプリングクロック周波数の設定はプログラムにより「設定レジスタ」から行う
- ・DMAを使って4チャンネルのA/Dデータの取得
- ・取得したデータをCCS グラフ機能で表示

仕様

DSKxxxxIF/AI2上の内部発生サンプリングクロックのタイミングで入力信号のサンプルを行います。データのリードは、DMAを使って取得します。

DMAの同期トリガとして、DSKの割り込みを使用しています。

A/D内部発生サンプリングクロックの周波数は10KHzです。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・設定レジスタの設定
- ・外部割り込みの許可
- ・DMA開始

割り込みでの処理(DMAの転送終了)

- (ブレークポイントを設定しCCSグラフ機能でbuffの観測)
- ・DMA開始

15.2 DSKxxxxIF/A02 のサンプルプログラムの内容

(1) プログラム名：SIN1

目的

ポーリングでDSKxxxxIF/A02のD/AからSIN波を出力するプログラムです。
出力するD/AのチャンネルはUSER_SWで選択します。

<ポイント>

- ・ポーリングによる出力（プログラムによるD/Aのスタート）
- ・サンプリングクロック周波数はボード上のディップスイッチより設定
- ・DSKのタイマ割り込みを使用します。

仕様

DSPの内部タイマ0を使用し、0.1msec毎に割り込みを発生させ割り込み処理内でUSER_SWの状態を読み込み、プログラムによるD/A出力を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・SINデータの作成
- ・内部タイマ0の設定(10KHzで割り込みを発生させる)
- ・タイマ割り込みの許可
- ・割り込みルーチンでの処理
- ・USER_SWのリード
- ・D/Aのデータのセット
- ・D/Aスタート（プログラムによる）

(2) プログラム名：SIN2

目的

ボード上のサンプリングクロックによる割り込みで DSKxxxxIF/A02のD/AからSIN波を出力します。

出力するD/AのチャンネルはUSER_SWを使用して選択します。

<ポイント>

- ・内部発生サンプリングクロックによる出力
- ・サンプリングクロック周波数はボード上のディップスイッチより設定
- ・DSKの外部割り込みを使用

仕様

DSKxxxxIF/A02上の内部発生サンプリングクロックのタイミングで割り込みをかけ、その中でUSER_SWの読み込み、プログラムによるD/A出力を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
- ・SINデータの作成
- ・外部割り込みの許可
- ・割り込みルーチンでの処理
- ・USER_SWのリード
- ・D/Aのデータのセット

(3) プログラム名 : SIN3

目的

ボード上のサンプリングクロックによる割り込みで、DSKxxxxIF/AO2のD/AからSIN波を出力します。出力するD/AのチャンネルはUSER_SWを使用して選択します。

<ポイント>

- ・内部発生サンプリングクロックによる出力
- ・サンプリングクロック周波数の設定はプログラムにより「設定レジスタ」から行う
- ・DSKの外部割り込みを使用

仕様

DSKxxxxIF/AO2上の内部発生サンプリングクロックのタイミングで割り込みを発生させ、その中でUSER_SWを読み込み、プログラムによるDA出力を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
 - ・サンプリングクロック周波数はボード上のディップスイッチより設定
 - ・設定レジスタの設定
 - ・SINデータの作成
 - ・外部割り込みの許可
- #### 割り込みルーチンでの処理
- ・USER_SWのリード
 - ・DAのデータのセット

(4) プログラム名 : SIN4

目的

ボード上のサンプリングクロックによる割り込みで、DSKxxxxIF/AO2のD/AからDMAによりSIN波を出力します。

出力するD/AのチャンネルはUSER_SWで選択します。

<ポイント>

- ・内部発生サンプリングクロックによる出力
- ・DMAを使って4チャンネルのD/Aデータの出力

仕様

DSKxxxxIF/AO2上の内部発生サンプリングクロックのタイミングで割り込みを発生させ、その中でUSER_SWを読み込み、プログラムによるD/A出力を行います。

メインルーチンでの処理

- ・DSPデータバスタイミングの設定
 - ・設定レジスタの設定
 - ・SINデータの作成
 - ・割り込みの許可
 - ・DMA開始
- #### 割り込みルーチンでの処理
- ・次のDMA開始

15.3 DSKxxxxIF/AI2 へ入力して DSKxxxxIF/A2 から出力するサンプルプログラムの内容

(1) プログラム名：THRU1

目的

ポーリングで DSKxxxxIF/AI2のAD0～AD3(A/D)に入力された信号を、そのままDSKxxxxIF/AO2(D/A)のDA0～DA3に出力するプログラムです。

(AI1台とAO1台の2枚構成)

<ポイント>

- ・ タイマ割込みでポーリングによる取得 (プログラムによるAD, DAのスタート)
- ・ サンプリングクロック周波数はボード上のディップスイッチより設定
- ・ DSKの割り込みは使用しません。

仕様

DSPの内部タイマ0を使用し、0.1msec毎に割り込みを発生させ、割り込みルーチン内でプログラムによるADデータ取得、DAデータ書き込み、更新を行っております。

メインルーチンでの処理

- ・ DSPデータバスタイミングの設定
- ・ 内部タイマの設定(10KHzでTINTをかける)
- ・ 割り込みの許可

割り込みルーチンでの処理

- ・ ADデータの取得
- ・ DAデータの書き込み
- ・ ADスタート (プログラムによる)
- ・ DAスタート (プログラムによる)

(2) プログラム名：THRU2

目的

サンプリングクロックによる割り込みで DSKxxxxIF/AI2のAD0～AD3(A/D)に入力された信号を、そのままDSKxxxxIF/AO2(D/A)のDA0～DA3に出力するプログラムです。

サンプリングクロックの設定はディップスイッチによる(AI2が1台とAO2が1台の構成)

<ポイント>

- ・ 内部発生サンプリングクロックによる取得
- ・ サンプリングクロック周波数はボード上のディップスイッチより設定
- ・ DSKの割り込みを使用
- ・ 変換クロックはDSKxxxxIF/AI2(マスタ)のサンプリングクロックを使用します。

仕様

DSKxxxxIF/AI2上の内部発生サンプリングクロックのタイミングでアナログ値のサンプルを行い、それをアナログ値で出力を行います。

AO2変換クロックはAI2のクロックを使用します。

データのリード、ライトは、割り込みルーチンで行います。

メインルーチンでの処理

- ・ DSPデータバスタイミングの設定
- ・ 割り込みの許可
- ・ 割り込みルーチンでの処理
- ・ ADデータの取得
- ・ DAデータの書き込み

(3) プログラム名 : THRU3

目的

サンプリングクロックによる割り込みで DSKxxxxIF/AI2のAD0 ~ AD3(A/D)に入力された信号を、そのままDSKxxxxIF/AO2(D/A)のDA0 ~ DA3に出力するプログラムです。

サンプリングクロックの設定は設定レジスタによる(AI2が1台とAO2が1台の構成)

<ポイント>

- ・ AI2の内部発生サンプリングクロック (設定変更可能) による取得
- ・ サンプリングクロック周波数の設定はプログラムにより「設定レジスタ」から行う
- ・ DSKの割り込みを使用
- ・ 変換クロックはDSKxxxxIF/AI2(マスタ)のサンプリングクロックを使用します。

仕様

DSKxxxxIF/AI2上の内部発生サンプリングクロックのタイミングでアナログ値のサンプルを行い、それをアナログ値で出力を行います。

AO2変換クロックはAI2のクロックを使用します。

データのリード、ライトは、割り込みルーチンで行います。

メインルーチンでの処理

- ・ DSPデータバスタイミングの設定

- ・ 割り込みの許可

割り込みルーチンでの処理

- ・ ADデータの取得
- ・ DAデータの書き込み

(4) プログラム名 : THRU4

目的

DMA転送で DSKxxxxIF/AI2のAD0 ~ AD3(A/D)に入力された信号を、そのままDSKxxxxIF/AO2(D/A)のDA0 ~ DA3に出力するプログラムです。

サンプリングクロックの設定は設定レジスタによる(AI2が1台とAO2が1台の構成)

<ポイント>

- ・ DMAを使ったA/Dデータの取得
- ・ DMAを使ったD/Aデータの出力
- ・ ピンポンバッファ使用
- ・ サンプリングクロック周波数の設定はプログラムにより「設定レジスタ」から行う
- ・ AI2のクロックをAO2で使用

仕様

取得したA/DデータをDMAを利用してバッファDMAし、バッファがフルになるとD/Aで出力します。

これを交互に繰り返し (ピンポンバッファ) 入力信号を途切れることなく信号出力します。

- ・ サンプリングクロックはDSKxxxxIF/AI2上の内部発生サンプリングクロックを使用します。

- ・ DMAの同期トリガとして、INT4を使用しています。

メインルーチンでの処理

- ・ DSPデータバスタイミングの設定

- ・ 設定レジスタの設定

- ・ 割り込みの許可

- ・ DMA開始

割り込みルーチンでの処理(DMAの転送終了)

- ・ バッファの交換

- ・ DMA開始

- ・ バッファ間のデータのコピー

上記サンプルプログラムは CCS Ver2.2 対応と CSS Ver3.1 対応の2種類を付属しております。

16 関連製品 1

当社では、入出力機器での信号レベルのバラツキ及びインピーダンスマッチングを目的に開発したプリ及びバッファアンプを用意し DSKxxxxIF/AI2 及び DSKxxxxIF/AO2 の性能をフルに活用できるように入力用に SIA-100、出力用に SOA-100 などを取揃えております。

詳細につきましては下記の通りです。

16.1 SIA-100 (DSKxxxxIF/AI2 対応)

(1) 特長

- ・全入力に対しアンチエリアシング・フィルタを搭載のため、サンプリングによるエリアシングの影響を無くすることができる。
- ・全出力に対し高キャパシティ対応のオペアンプを使用しているため出力同軸ケーブルの延長が可能。
- ・チャンネル毎に入力信号レベルに応じ増幅度の可変が容易
チャンネル毎に入力信号レベルのオフセット調整が可能
- ・フィルタ有無、AC 又は DC 結合の変更が容易
- ・フィルタ特性の変更が容易

(2) 主な仕様

入力チャンネル数	4 チャンネル
入力形式	シングルエンド AC/DC 結合 (選択可能)
入力電圧	最大 ±10V
入力インピーダンス	100K 以上
フィルタ切替え	ジャンパーソケットによりフィルタ有/無の切替が可能
出力チャンネル数	4 チャンネル (DSKxxxxIF/AI2 への入力)
出力形式	シングルエンド AC/DC 結合 (選択可能)
出力電圧	±1.0V
負荷インピーダンス	1K 以上
増幅度	-20 dB (ユーザのご希望により変更可能)
周波数範囲	DC ~ 500KHz (DC 結合、フィルタスルー時)
フィルタ特性	1 次 CR ローパスフィルタ
フィルタのカットオフ周波数	40KHz 又は 100KHz (発注時ご指定してください) ユーザの変更が容易な調整用端子付き
外形寸法	180mm (W) × 90mm (D) × 40mm (H)
入力コネクタ	BNC
電源	DC5V (DSKxxxxIF/AI2 から供給可)
付属品	電源ケーブル

本製品は DSKxxxxIF/AI2 のみならず他の製品や PC の汎用 A/D 変換ボードのプリアンプとしても使用できます。

16.2 SOA-100 (DSKxxxxIF/AO2 対応)

(1) 特長

- ・全入力に対しスムージング・フィルタを搭載のため、滑らかな D/A 変換結果が得られる。
- ・全出力に対し高キャパシティ対応のオペアンプを使用しているため出力同軸ケーブルの延長が可能。
- ・チャンネル毎に出力信号レベルに応じ増幅度の可変が容易
- チャンネル毎に出力信号レベルのオフセット調整が可能
- ・フィルタ有無、AC 又は DC 結合の変更が容易
- ・フィルタ特性の変更が容易

(2) 主な仕様

入力チャンネル数	4 チャンネル (DSKxxxxIF/AO2 からの入力)
入力形式	シングルエンド AC/DC 結合 (選択可能)
入力電圧	±1.0V
入力インピーダンス	100K 以上
フィルタ切替え	ジャンパーソケットによりフィルタ有/無の切替が可能
出力チャンネル数	4 チャンネル (DSKxxxxIF/AO2 からの入力)
出力形式	シングルエンド AC/DC 結合 (選択可能)
出力電圧	最大 ±10V
負荷インピーダンス	1K 以上
増幅度	+20 dB (ユーザのご希望により変更可能)
周波数範囲	DC ~ 500KHz (DC 結合、フィルタスルー時)
フィルタ特性	1 次 CR ローパスフィルタ
フィルタのカットオフ周波数	40KHz 又は 100KHz (発注時ご指定してください) ユーザの変更が容易の調整用端子付き
外形寸法	180mm (W) × 90mm (D) × 40mm (H)
出力コネクタ	BNC
電源	DC5V (DSKxxxxIF/AI2 から供給可)
付属品	電源ケーブル

本製品は DSKxxxxIF/AO2 のみならず他の製品や PC の汎用 D/A 変換ボードのバッファアンプとしても使用できます。

17 関連製品 2

当社では、下記構成で組み込み納入することができます。

特長

- ・DSK 付属の AC アダプタでなく別電源のためデータが安定している。
- ・納入時当社で SIA-100 の入力から SOA の出力までを総合調整いたしますのでユーザは SIA-100 又は SIO-100 で外部機器とのレベル及びオフセット調整のみ行えばよい。
- ・組込む手間がいない。
- ・DSK の手配をする必要がいない。
- ・電源管理が容易

学校関係での DSK 価格は **アカデミック価格** が適用いたします。

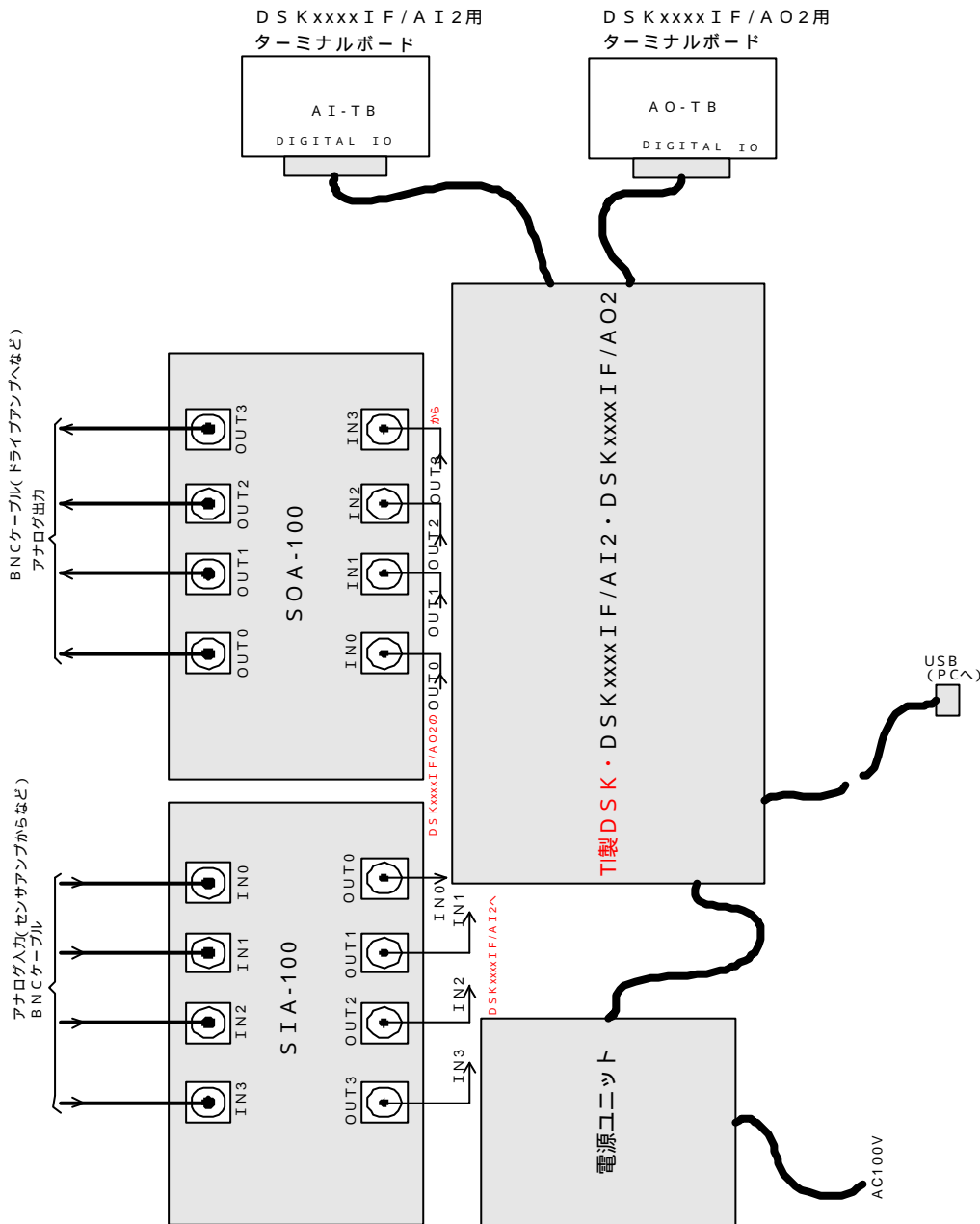
DSK を **御支給** いただいてもかまいません。

ただし御支給時動作確認をお願いいたします。

DSK と電源及び拡張インターフェース単体をケース組み込み納入も承ります。

構成別に御見積を致します。外形寸法は構成により異なります。

17.2 全機種をケースなしの構成



2005年8月1日 制定

発行所 **heg** 有限会社 平塚エンジニアリング

〒243-0023 神奈川県厚木市戸田 1073-12

TEL:046-220-0460 FAX:046-220-0461 E-Mail: contact@heg.co.jp